

LABORATORIO DE SISTEMAS DIGITALES

PRÁCTICA No. 7

Fecha: 26/06/2017-30/06/2017

Tema: OPERACIONES ARITMÉTICAS BINARIAS (ARREGLOS LÓGICOS PROGRAMABLES)

1. Objetivos:

Familiarizar al estudiante con la utilización y funcionamiento de circuitos de dispositivos del tipo de arreglos lógicos programables que realizan operaciones aritméticas binarias y funciones lógicas.

2. Preparatorio

- I. Consultar las características, distribución de pines y formas de usar los circuitos integrados: GAL20V8, GAL16V8 y PAL AM22v10. Explicar que son PALs, GALs y establecer las diferencias entre estas y los circuitos integrados de la familia 74xxx.
- II. Consultar los pasos necesarios para la instalación de una máquina virtual, e instalar el sistema operativo Windows XP de 32 bits en una máquina virtual utilizando las herramientas computacionales Virtual Box o Vmware Works Station.
- III. Instalar el simulador GALAXY, en la máquina virtual del literal II.
- IV. Consultar las características del programador universal BK PRECISION 866 e instalar el controlador BK PRECISION PG4UW.
- V. Consultar, los conceptos necesarios y los fundamentos de programación en VHDL. Describa que es una entidad, arquitectura, proceso y defina las sentencias `<=`, `with select` y `when-else`.
- VI. Diseñar un circuito que permita implementar la siguiente función booleana usando la GAL20v8
$$F(A, B, C) = \overline{C}\overline{B}A + \overline{C}B\overline{A} + C\overline{B}\overline{A} + CBA$$
- VII. Usando la GAL20V8 proporcionada en el laboratorio, diseñar un sumador de 2 bits de dígitos binarios.
- VIII. Usando la PAL AM22V10, diseñar y simular (Proteus) un sumador de dos números A y B con salida BCD. Este sumador aceptara como entrada 3 bits por cada número y un carry(ci). Se generará como salida cinco bits que corresponden a la respuesta de la suma entre A y B expresado en dos dígitos BCD. Muestre su resultado en dos displays ánodo común. (La conversión de binario a BCD debe realizarse con la PAL y la conversión de BCD a 7 segmentos mediante compuertas 7447).
- IX. Diseñar un circuito digital que permita el ingreso de dos números A y B de dos bits. El circuito debe disponer de una entrada de selección S (S2S1S0) de 3 bits de manera que cumpla la siguiente tabla:

S2	S1	S0	Función
0	0	0	Función AND entre A y B
0	0	1	Función OR entre A y B
0	1	0	Función NAND entre A y B
0	1	1	Función XOR entre A y B
1	0	0	Función NOR entre A y B
1	0	1	Función XNOR entre A y B

3. Parte Practica

Implementar los circuitos correspondientes a los ítems VI, VII, IX del trabajo preparatorio y presentar la simulación del literal VIII del Preparatorio.

Nota: Cada grupo deberá traer un computador portátil que tenga instalado una máquina virtual en Virtual Box o VMWARE con un sistema operativo Windows XP de 32 bits y con el simulador Galaxy instalado dentro de la máquina virtual.

El programador universal para la GAL (BK PRECISION 866), será suministrado en el laboratorio. Además, se deberá tener instalado el programa BK PRECISION PG4UW en el computador portátil.

4. Informe

- I. Diseñar y Simular un restador de tres bits usando la PAL AM22v10, presente el resultado mediante un display, y un led que indique el signo (apagado positivo, prendido negativo). Presente el código desarrollado y la simulación en Proteus.
- II. Diseñar y Simular un comparador de magnitud entre dos A y B números de 4 bits usando la PAL AM22v10. El circuito dispondrá de dos salidas, que harán que se prenda un led verde (salida 1) en Caso que A sea mayor que B, mientras que se prenda un led rojo (salida 2) en caso que B sea mayor que A. Caso que los números sean iguales, los dos leds deberán permanecer apagados. Presente el código desarrollado y la simulación en Proteus
- III. Implementar las siguientes funciones Booleanas usando la PAL AM22v10

$$F = M_0 M_2 M_4$$

$$F = m_1 + m_2 + m_5 + m_7$$

Presente el código desarrollado y la simulación en Proteus

5. Conclusiones

6. Recomendaciones



BIBLIOGRAFÍA:

[1] TOCCI/WIDMER/MOSS. “Sistemas Digitales. Principios y Aplicaciones”. Prentice Hall. 10ma. Edición. 2007.

[2] TECHNISCHE UNIVERSITÄT CHEMNITZ, «VHDL-Online,» Technische Universität Chemnitz, [En línea]. Available: <https://www.vhdl-online.de>. [Último acceso: 7 6 2017].

Realizado por: Ing. Carlos Cajas. – Asistente de TICs

Aprobado por: Ing. Ramiro Morejón – Jefe del Laboratorio de Sistemas Digital