LABORATORIO DE SISTEMAS DIGITALES

PRÁCTICA N° 9

1. TEMA

FLIP-FLOPS (MULTIVIBRADORES BIESTABLES) II

2. OBJETIVOS

2.1. Afianzar los conocimientos en diseño de circuitos secuenciales usando flip-flops.
2.2. Creación de contadores tipo ripple-clock mediante flip-flops y compuertas lógicas usando VHDL.

3. TRABAJO PREPARATORIO

3.1. Realizar contadores tipo Ripple-Clock ascendente que se presenta en la siguiente tabla, armarlos en el simulador LogicSim además crear el código VHDL y la simulación en GTKWave (utilizar solo flip-flops J-K).

Día	Módulo
Lunes	12
Martes	19
Miércoles	17
Jueves	14
Viernes	16

3.2. Realizar contadores tipo Ripple-Clock descendente que se presenta en la siguiente tabla, armarlos en el simulador LogicSim además crear el código VHDL y la simulación en GTKWave (utilizar solo flip-flops J-K).

Día	Módulo
Lunes	13
Martes	18
Miércoles	20
Jueves	14
Viernes	19

3.3. Realizar el código en VHDL como las pruebas en GTKWave de las siguientes compuertas lógicas 7490,7492 y 7496.

4. EQUIPO Y MATERIALES

- Computadora: (Estos materiales y equipos se proveen por el laboratorio)
  - Editor de texto NotePad++
  - Software de simulación VHDL GHDL
  - Software de visualización de señales GTKWave
- Cada grupo debe traer:
  - 1 Protoboard
  - Cables para protoboard
  - Leds
  - Dip switch
  - Demás elementos para armar los circuitos pedidos en el punto 3

5. PROCEDIMIENTO

5.1. Implementar los circuitos correspondientes a los ítems 3.1 y 3.2 del trabajo preparatorio, traer los elementos necesarios para ello.
5.2. Probar el código VHDL de los ítems 3.1, 3.2 y 3.3 del preparatorio.
5.3. Implementar el código VHDL para implementar un contador ascendente con el módulo indicado en la siguiente tabla, usando las compuertas lógicas 7490, 7492 y 7496.

Día	**Módulo**
Lunes	410
Martes	556
Miércoles	505
Jueves	387
Viernes	453

6. INFORME

6.1. Presentar el diseño de un contador Ripple-Clock ascendente y descendente con el módulo indicado en la siguiente tabla, armarlo en el simulador LogicSim, además crear el código VHDL y su respectiva simulación en GTKWave.

Día	**Módulo**
Lunes	41
Martes	37
Miércoles	35
Jueves	38
Viernes	45

6.2. Utilizando la arquitectura funcional y la librería std_numeric, crear el código VHDL de contador con el módulo indicado en la siguiente tabla, y mostrar la simulación en GTKWave.

Día	Módulo
Lunes	625
Martes	874
Miércoles	956
Jueves	587
Viernes	849

6.3. Conclusiones.
6.4. Recomendaciones.

7. REFERENCIAS

[1] TOCCI/WIDMER/MOSS. “Sistemas Digitales. Principios y Aplicaciones”. Prentice Hall. 10ma. Edición. 2007.

[2] NOVILLO CARLOS A., "Sistemas Digitales" Quito, Escuela Politécnica Nacional, 2010.

[3] MAXIMEZ DAVID, “VHDL El arte de programar sistemas digitales”, Editorial Continental, 2002.

Elaborado por: Sebastián Jaramillo

Revisado por: Ing. Ramiro Morejon, MSc./ Jefe de Laboratorio